

文章编号:1673-5005(2007)04-0158-04

基于 64 位 PCI 总线的双通道遥感卫星数据 采集与回放系统设计

臧 淼¹, 冯宝库^{2,3}, 杨仁忠³

(1. 北方工业大学 信息工程学院, 北京 100041; 2. 中国科学院 研究生院, 北京 100086;

3. 中国科学院 中国遥感卫星地面站, 北京 100086)

摘要:基于 PCI 总线技术,采用大规模可编程逻辑器件和高速存储器件,完成了双通道遥感卫星数据采集与回放系统设计,并分别进行了实际的遥感卫星数据实时采集测试和由模拟源产生遥感卫星数据的采集测试。测试结果表明,该系统可以接收大多数的遥感卫星下行数据,最高输入速率达 640 Mbit/s,有效地解决了遥感卫星地面记录系统数据采集和系统调试与开发的数据源问题。与现有记录系统相比,该系统具有结构简单、造价较低的优点,同时其卫星模拟源的功能也弥补了现有记录系统的不足。

关键词:数据采集与回放; 遥感卫星; PCI 总线; PLX9656

中图分类号: TN 927. 21

文献标识码: A

Design of bi-channel remote sensing satellite data acquiring and playing back system based on 64-bit PCI bus

ZANG Miao¹, FENG Bao-ku^{2,3}, YANG Ren-zhong³

(1. College of Information Engineering, North China University of Technology, Beijing 100041, China;

2. Graduate School of Chinese Academy of Sciences, Beijing 100086, China;

3. China Remote-Sensing Satellite Ground Station, Chinese Academy of Sciences, Beijing 100086, China)

Abstract: A bi-channel remote sensing satellite data acquiring and playing back system was realized using large scale programmable logic devices and high speed memory devices based on PCI bus technique, and the practical remote sensing satellite data real-time acquiring testing and the acquiring testing on remote sensing satellite data produced by a simulator were implemented respectively. The testing results show that this system can receive most of the remote sensing satellite downlink data, and the maximum inputting frequency can be up to 640 Mbit/s, hence the problems on data acquiring, system debugging and data source development in remote sensing satellite ground recording system are resolved effectively. In contrast to the existing recoding system, this system has simple structure with lower cost, and the function of satellite simulator makes up the defect of existing recording system.

Key words: data acquiring and playing back; remote sensing satellite; PCI bus; PLX9656

遥感技术各个领域都在发挥越来越重要的作用,导致遥感卫星传感器和通讯技术快速发展。新型遥感卫星普遍向高分辨率发展。为了解决高速遥感卫星数据采集问题,国内外相关的机构进行了多种结构、多种平台下的高速遥感卫星数据采集技术及系统的研究与开发。典型的如 Envisat-1 的 DIS

(direct ingestion system) 地面记录系统, SPOT-5 的 TS5 (terminal spot 5) 地面记录系统, 以及 CBERS (中巴资源卫星) 的 DRMS (data record management system) 地面记录系统等,但这些记录系统一般都是对应某颗或某系列卫星,通用性差,如果要接收多颗卫星数据则分别购买对应的记录系统,耗资巨大且

收稿日期:2006-12-22

基金项目:国家“十五”科技攻关项目(2002BA104A03)

作者简介:臧淼(1977-),女(汉族),安徽砀山人,讲师,硕士,从事遥感卫星数据的接收、记录、存档和处理及数字电视接收方面的研究。

重复投资^[1],而且不能提供数据模拟信号源。所以研制双通道遥感卫星数据采集与回放系统势在必行。结合我国当前的技术情况和需求,笔者基于PCI(peripheral component interconnect)总线技术,采用大规模可编程逻辑器件和高速存储器件,研制双通道遥感卫星数据采集与回放系统。

1 总体结构

该系统由服务器、双通道遥感卫星数据采集与回放卡和 RAID(冗余磁盘阵列)等部件构成。本文中研制的双通道遥感卫星数据采集与回放卡作为遥感卫星数据信号与计算机之间的接口。

系统的实时采集工作流程:当卫星过顶时,系统采集部分将来自解调器的数据流信号进行实时采集获取,并由计算机将获取的数据记录到磁盘阵列中。

系统数据回放工作流程:从磁盘阵列中读取遥感卫星数据或编程生成的特定数据,将数据经过缓存、并串转换和电平转换等处理形成与实际卫星码速率相似的串行数据流并伴随时钟发出。

2 关键硬件设计

硬件部分主要是双通道遥感卫星数据采集与回放卡的设计,这是本系统的核心内容。

2.1 采集部分的设计

采集部分是将高速串行数据流转换成计算机所接受的数据格式,解决前端设备与计算机之间在数据交换时的同步处理问题。其基本原理如图1所示。

(1)数据输入接口电路。要实现单通道高达320 Mbps的串行卫星数据的接收,接口电路必须考虑传输线的阻抗匹配和降频。电路的匹配技术有两种,一种是源端匹配,另一种是终端匹配^[2]。本设计采用差分ECL电路的终端匹配技术。根据传输线的阻抗,并借助HyperLynx的仿真功能,设计了双通道数据输入接口匹配电路。

由于TTL器件无法支持400 MHz的高频,本文中分级完成串行遥感卫星下行数据到并行32位数据的转换。针对NECL电平直接转换为TTL电平需要-5 V电源,为避免-5 V电源转换芯片输出功耗相对过大的问题,首先将NECL电平转换为PECL电平,然后将串行PECL信号进行串行到8位并行信号的转换,达到降频的目的,如输入400 MHz,此时已经降为50 MHz,大大降低了对后面电路的速度要求。最后对输入信号进行电平转换,把PECL电平信号转成符合计算机使用的TTL电平信号。

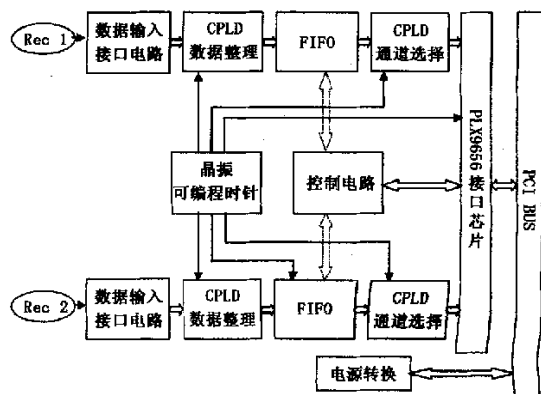


图1 双通道遥感卫星数据采集部分原理框图

(2)数据整理。基本的功能是将PECL转换后的8位TTL并行信号转换成32位并行数据的形式,为写入FIFO缓存电路做准备。

(3)数据缓存电路。为了实现下行数据的实时获取,防止数据与系统交换时丢失,设计中对数据先进行缓存。针对Windows操作系统不是实时操作系统的问题,本设计对双通道分别采用大容量FIFO^[3]。

(4)通道选择。由于本文中实现了双通道数据接收,在将数据处理或存储时必须区分属于哪个通道的数据,在此设置一个标志,供PCI接口芯片读取、判断。

(5)PCI接口电路。PCI总线的协议比较复杂,很难用常规的分立元件实现其逻辑^[4],常用的实现方式有2种,一种是采用专门的PCI接口IP core,用可编程逻辑芯片实现,另一种是使用专门的PCI接口芯片,如PLX公司生产的PLX9052, PLX9054, PLX9656等。PLX9656是目前性能最高的PCI接口控制器,它提供灵活的连接性和高性能的I/O加速特性,用于业界领先的PCI、Compact PCI和嵌入式主机设计。它具有64位、66 MHz PCI性能,符合PCI V2.2,功能强,使用灵活,实现最大PCI带宽。

PLX9656作为一种“桥”接芯片,在PCI总线和局部总线之间有PCI主设备模式、从设备模式、DMA(直接存储器存取)模式3种直接的数据传输模式。本文中采用DMA模式中的块模式传输。PLX9656共有M、C、J模式3种局部总线连接方式。本文中采用非多路复用地址和数据总线模式,即C模式。

(6)控制电路。控制电路的主要功能是当两个FIFO中的任何一个发出“半满”信号时,通过PLX9656发出中断请求;中断处理完成后,接收PLX9656指令置PAE标志位。

2.2 回放部分的设计

卫星数据模拟源是一种能够模拟遥感卫星产生相关卫星数据信号的信号源^[5],主要用于遥感卫星记录系统的系统故障检测以及新系统开发验证。当记录系统出现故障需要检修时,用模拟的卫星信号代替真实的卫星信号进行系统维护。另外,在系统的研制过程中,模拟源可以产生记录系统的仿真信号。所以遥感数据模拟源在地面记录系统中起着十分重要的作用。

为了达到模拟各种不同类型卫星不同下行数据的频率,在回放单元设计的频率发生器是可编程的。可编程频率发生器的输出频率范围为 1~320 MHz。

(1)硬件设计原理。由于在卡上同时实现采集与回放功能,所以回放部分只是在采集硬件的基础上加入可编程部分。其数据处理与通道选择是采集部分的逆过程。

(2)控制模块。在进行数据发送时,PCI 局部总线端启动 DMA 写数据,每次写数据的大小为 FIFO 容量的一半,结束后即完成一次 DMA 写数据,如果 FIFO 中的数据没有被同时往外读,此时 FIFO 的半满标志位有效为低电平,空标志位无效为高电平。转换模块根据空标志无效,判断 FIFO 有数据,在 PLX9656 向 FIFO 写数据的同时对 FIFO 进行读数据。当 FIFO 中数据少于容量的一半时,半满标志位无效为高电平,控制模块马上通过 PLX9656 向系统发送中断请求,系统响应后启动下一次 DMA 传输。其功能如图 2 所示。

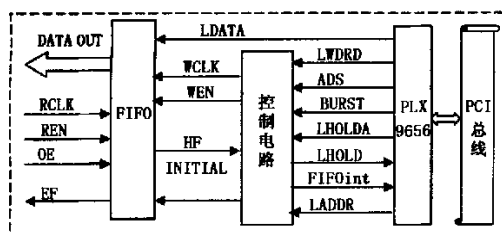


图2 双通道遥感卫星数据采集与回放卡
回放部分控制模块功能框图

(3)可编程时钟模块。为实现输出可调频率,本设计采用 ON Semiconductor 公司的可编程时钟芯片,输出频率范围为 1~320 MHz,步进为 1MHz,它支持现场可编程,编程方式有并行编程方式和串行编程方式两种,串行编程方式只需要 3 根数据线,比并行编程方式需要 12 根要简单,故本研究选用串行方式。编程比较简单,只需连续地把编程数据写到它的内部寄存器即可。

3 PLX9656 工作模式设置

PCI 9656 的 DMA 传输是 3 种传输方式中优先级最低的。要实现该传输方式,需要通过软件编程,即通过对 PLX9656^[6]的内部寄存器配置来实现——DMAMODE0/1[13], PCICR[4]被置位。

DMA 传输的取消也可通过设置内部寄存器相应位实现:

- ①清除 DMA 通道使能位 DMACSRO/1[0] = 0;
- ②取消 DMA 操作比特置位 DMACSRO/1[2] = 1;
- ③等到 DMA 通道操作完成置位 DMACSRO/1[4] = 1。

DMA 通道 0/1 可以在完成传输或当前块传输结束后产生 PCI 或局部中断,这由寄存器相应位 DMAMODE0/1[17] 是否被置位来决定是产生 PCI 还是局部中断。而寄存器位 INTCSRO/1[22] 的是否置位可被用来表示通道 0/1 中断有效。DMAMODE0/1[10] 用来表示是否在完成传输后产生中断;DMACSRO/1[3] 比特位被写入 1 表明相关 DMA 通道中断被清除。

4 系统软件设计

系统软件设计主要包括两部分,一是高速遥感卫星数据采集卡驱动程序的设计,二是系统应用程序的设计。

4.1 驱动程序设计

驱动程序是系统的另一个瓶颈,好的驱动程序才能充分发挥硬件的良好特性^[7],而用 I/O 读写方式则不可能实现高速数据采集。驱动程序的关键是如何完成硬件操作,基本功能是完成设备的初始化、对端口的读写操作、中断的设置和响应及中断的调用以及对内存的直接读写。在 Windows 操作系统中, CPU 工作在保护模式下,要实现对数据采集卡上的硬件资源(如内存、中断等)的访问,必须编写运行在核心态的设备驱动程序^[8]。Windows 操作系统的设备驱动程序可以分为 VxD 及 WDM 两种方式^[9],本文中利用 Windows 驱动程序模型(WDM),并借助 Windows 2000 驱动程序开发工具包(DDK)进行开发,实现中断处理、DMA 传输、I/O 操作、内存映射以及即插即用等功能,提供 DMA 读写方式和 I/O 读写方式,前者可以进行高速数据传输,后者可以发送控制信号。

4.2 应用软件设计

采集功能部分应用软件通过调用驱动程序,完成数据的实时采集和存盘。其中硬盘读写速度是系统的另一个瓶颈^[10]。设计中采用4块Ultra 320接口的高速SCSI硬盘,配置成Raid 0方式,使硬盘读写速度达到最快,并采用多线程编程方式,线程1进行数据采集,把采集到的数据放到内存数据缓冲区,线程2对缓冲区中的数据进行实时存盘。线程1作为主线程,不会受到线程2的影响,保证了所有数据都被采集到计算机内存。但硬盘毕竟是机械设备,不可能保持恒定的读写速度,总会出现时快时慢的情况,当写速度低于卫星下行码速率时,如果内存数据缓冲区不是足够大,就会出现内存数据缓冲区溢出的情况,导致数据丢失。设计中采用链队列,线程1往队列尾插入数据,线程2从队列头取数据,只要系统内存足够大,就不会丢数据,既防止了因为数据缓冲区设置太大而造成资源浪费,又防止了因为设置太小而造成数据丢失,使计算机资源配置达到最优。

5 系统测试及其结果

测试系统采用双至强CPU的高性能服务器,用4块高速SCSI硬盘组成Raid 0方式的磁盘阵列,使用Windows 2000的操作系统平台,分别进行了实际的遥感卫星数据实时采集测试和由模拟源产生遥感卫星数据的采集测试。测试结果表明,本系统可以接收大多数的遥感卫星下行数据,最高输入速率达640 Mbit/s。在数据回放过程中,与模拟源相连的记录系统进行实时记录,并用示波器对发送频率进行实际测量。不同频率的多次测试结果表明,示波器的测量结果与预定发送频率一致,对记录文件和被发送文件进行的误码率计算结果也保持在记录系统允许的范围内。

与现有记录系统相比,本系统具有输入频率高、面向多颗单通道、双通道遥感卫星、结构简单、造价较低的优点,有效解决了高速遥感卫星数据实时采集与回放的问题,同时本系统中卫星模拟源的功能弥补了现有记录系统的不足。

参考文献:

- [1] 伍尚智,杨仁忠. 高速遥感卫星数据采集系统的研究与实现[J]. 微计算机信息:测控自动化,2005,21(11-1):69-71.
- WU Shang-zhi, YANG Ren-zhong. Research and realization of high speed remote sensing satellite data acquiring system [J]. Control & Automation, 2005, 21(11-1): 69-

- 71.
- [2] 汪至中,王昕. 高速电路设计中的终端匹配技术[J]. 北方交通大学学报,2002,26(4):92-96.
- WANG Zhi-zhong, WANG Xin. Terminal-matching technique in high-speed board design [J]. Journal of Beijing Jiaotong University, 2002, 26(4): 92-96.
- [3] 宋世杰,张文. 基于PCI总线高速数据录取系统设计[J]. 指挥技术学院学报,1997,8(2):68-72.
- SONG Shi-jie, ZHANG Wen. The design of high-speed data acquisition system based on PCI bus [J]. Journal of Institute of Command and Technology, 1997, 8(2): 68-72.
- [4] 伍尚智,杨仁忠. 高速可编程遥感卫星数据模拟源的设计与实现[J]. 微计算机信息:嵌入式与SOC,2005,21(10-2):96-98.
- WU Shang-zhi, YANG Ren-zhong. Design and realization of high speed programmable remote sensing satellite data simulator [J]. Control & Automation, 2005, 21(10-2): 96-98.
- [5] 徐建,戴紫彬. PCI9656型64位PCI总线接口电路及其应用[J]. 国外电子元器件,2005,8:54-56.
- XU Jian, DAI Zi-bin. 64-bit PCI bus interface circuit PCI9656 and its application [J]. International Electronic Elements, 2005, 8: 54-56.
- [6] PLX Technology Inc. PCI 9656 data book version 1.1 [M]. USA: PLX Technology Inc, 2003: 119-122.
- [7] 刘勇,杨卫兵,陈曜,等. 智能网卡驱动程序的性能评价[J]. 计算机工程,2005,31(14):42-44,47.
- LIU Yong, YANG Wei-bing, CHEN Yao, et al. Performance evaluation of driver of intelligent ethernet adaptor [J]. Computer Engineering, 2005, 31(14): 42-44, 47.
- [8] 涂书敏,陈三宝. 基于PCI总线的数据采集卡设计[J]. 交通与计算机,2005,1(23):113-115.
- TU Shu-min, CHEN San-bao. A kind of PCI bus data acquisition card [J]. Computer and Communications, 2005, 1(23): 113-115.
- [9] 张正茂,左维. PCI总线数据采集卡设计[J]. 光电技术应用,2004,19(4):38-42.
- ZHANG Zheng-mao, ZUO Wei. PCI bus data collection card design [J]. Electro-Optic Technology Application, 2004, 19(4): 38-42.
- [10] 朱立谷,赵青梅,赵卫国,等. 一种基于以太网的网络存储研究[J]. 计算机工程与科学,2003,25(4):36-38.
- ZHU Li-gu, ZHAO Qing-mei, ZHAO Wei-guo, et al. Research on an ethernet-based network storage mechanism [J]. Computer Engineering & Science, 2003, 25(4): 36-38.

(编辑 修荣荣)